PATENT ABSTRACTS OF JAPAN

(11) Publication number:

07-154023

(43)Date of publication of application: 16.06.1995

(51)Int.CI.

H01S 3/18

(21)Application number: 05-297128

(71)Applicant: FUJITSU LTD

(22)Date of filing:

29.11.1993

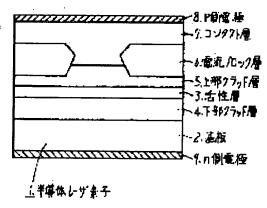
(72)Inventor: ANAYAMA CHIKASHI

(54) SEMICONDUCTOR LASER

(57)Abstract:

PURPOSE: To obtain a semiconductor laser element having emission wavelength of 1.3µm and being employed as an unmilitary high characteristic temperature light source for optical communication by composing a substrate and an active layer. respectively, of GaAs and GaInAsN.

CONSTITUTION: A substrate 2 is composed of GaAs and an active layer 3 is composed of GaInAsN. The compositional ratio of N to AsN in GaInAsN of the active layer 3 is preferably set at 0.5% or above. An n-type clad layer 4 of Si doped GaInP, an active layer 3 of undoped GaInAsN, a p-side clad layer 5 of Zn doped GaInP, etc., are formed, for example, on an n-type GaAs substrate 2. Furthermore, a contact layer 7 of Si doped GaAs, a current block layer 6 of Si doped GaAs, a p-side electrode 8, and an n-type electrode 9 are formed thus constituting a semiconductor laser element 1. This structure decreases the band gap without increasing compressive distortion of the active layer thus realizing an emission wavelength of 1.3um.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出顧公開番号

特開平7-154023

(43)公開日 平成7年(1995)6月16日

(51) Int.Cl.⁶

識別記号 庁内整理番号

FΙ

技術表示箇所

H01S 3/18

審査請求 未請求 請求項の数2 OL (全 4 頁)

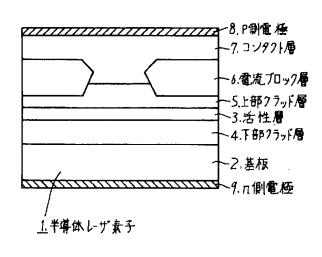
		1	富士通株式会社
(22)出顧日	平成5年(1993)11月29日		神奈川県川崎市中原区上小田中1015番地
		(72)発明者	穴山 親志 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(74)代理人	弁理士 井桁 貞一

(54) 【発明の名称】 半導体レーザ装置

(57)【要約】

【目的】 本発明は光通信用の半導体レーザ装置に関し、民生用の光通信光源としての半導体レーザ素子を提案する。

【構成】 半導体レーザ1の基板2がGaAs、且つ、 活性層3がGaInAsNにて構成される。 本発明の原理説明図



【特許請求の範囲】

【請求項1】 基板(2) がGaAsであり、且つ活性層 (3) がGaInAs Nにて構成されてなることを特徴と する半導体レーザ装置。

1

【請求項2】前記活性層(3) のGaInAsNのAsN 中のN組成比が0.5%以上であることを特徴とする請 求項1記載の半導体レーザ装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、光通信用の半導体レー 10 ザ装置の製造方法に関する。光ファイバを用いた光通信 はデータ通信量を大きくでき、幹線網として広く用いら れているが、デジタル情報処理技術の向上により、次世 代個人レベルでの光通信網も期待されるようになってき た。

【0002】本発明は、民生用の光通信光源としての半 導体レーザ素子を提案する。

[0003]

【従来の技術】従来から光通信用の半導体レーザ素子 は、InPを基板とするInGaAsP系の材料で構成 20 されており、発光波長は1. 55μ mや1. 3μ mで行 われていた。

【0004】これは、InP基板上のInGaAsP系 のレーザの寿命特性が非常に優れていることや、石英フ ァイバの光ロスや、波長分散が最低になるためである。 この光通信網を民生用に広げるためには、光ロスの少な い波長(1.3μm)と、高温での特性劣化が少ない (高特性温度) ことが必要である。

【0005】しかしながら、高特性温度を従来のInP を基板とする In GaAs P系の材料に用いて達成する 30 ことは困難であるため、高特性温度の得られるGaAs 基板上の歪みGa In As で達成しようと試みられてい る。

[0006]

【発明が解決しようとする課題】GaAs基板上の歪G a In As の長波長化は、圧縮歪み量の増大によって達 成されるが、この材料系では、その限界歪量が約2%程 度のところにあるため、転位の入らない長波長化の限界 は1. $1 \mu m$ 程度までであり、目標である1. $3 \mu m$ ま での長波長化が困難であった。

【0007】活性層にさらに長波長の材料との混晶を考 えれば、バンドギャップは小さくなりうる。しかし、G aAsよりもバンドギャップが小さいInP、InA s、GaSb、InSbなどはいずれもGaAsよりも 格子定数が大きいため、それらとの混晶によりバンドギ ャップを小さくしようとすると必ず圧縮歪量の増大をと もなう。

【0008】したがって、混晶化によってバンドギャッ プを小さくし、且つ、歪量を増大させないような材料が ての半導体レーザ素子の開発を目的とする。

[0009]

【課題を解決するための手段】図1は本発明の原理説明 図である。図において、1は半導体レーザ素子、2は化 合物半導体基板、3は活性層、4は下部クラッド層、5 は上部クラッド層、6は電流ブロック層、7はコンタク ト層、8はp側電極、9はn側電極である。

【0010】本発明では、化合物半導体基板2としてG aAs基板を用い、活性層3としての歪InGaAs層 に窒素を混入させ、圧縮歪量を増やさないようにバンド ギャップを小さくすることを特徴とする。

【0011】すなわち、本発明の目的は、図1に示すよ うに、半導体レーザ素子1の基板2がGaAsであり、 且つ活性層3がGaInAsNにて構成されてなること により、また、活性層3のGaInAsNのAsN中の N組成比が 0. 5%以上であることにより達成される。

[0012]

【作用】窒素系の混晶は、AIN、GaN、InN等が あるが、いずれもGaAsと比較すると非常にバンドギ ャップが大きく、且つ、原子間のボンド長が小さい材料 系である。

【0013】従って、これらの材料とGaAsやInA s とを混晶化させると、G a A s 基板に対して引張歪が かかることになる。バンドギャップについても、GaA sやInAsよりも大きくなると考えられそうである が、最近の学会報告(第12回混晶エレクトロニクスシ ンポジウム論文集【V‐10(337頁)、【V‐11 (341頁) によってGaAsNや、GaPNはN混入 によって、逆にバンドギャップが小さくなっている。

【0014】これは、N原子の大きさがAs原子等の大 きさと大きく異なるため、混晶化のボーイングが非常に 大きくなってしまうことによると考えられている。これ により、InGaAsとNとの混晶は引張歪を与えて圧 縮歪を緩和し、バンドギャップを小さくできるという利 点を有する。

【0015】したがって、Nとの混晶化によって歪Ga InAsNの圧縮歪量が2%を越えない状態で、波長 1. $3 \mu m$ を得ることができる。

[0016]

【実施例】図2は本発明の一実施例の工程順模式断面図 である。図において、10は半導体レーザ素子、11はn型 GaAs基板、12はSiドープGaAsバッファ層、13は SiドープGaInPn側クラッド層、14はアンドープ のGaInAsPの第1n側ガイド層、15はアンドープ のGaAs第2n側ガイド層、16はアンドープのGaI n A s N活性層、17はアンドープのG a A s 第 2 p 側ガ イド層、18はアンドープのGaInAsP第1p側ガイ ド層、19はZnドープGaInPp側クラッド層、20は SiドープGaAsコンタクト層、21はSiO.膜、22はメ 要求されていた。本発明では、民生用の光通信光源とし 50 サストライプ構造、23はSiドープ電流ブロック層、24

はZnドープGaAsコンタクト層、25はp側電極、26 はn側電極である。

【0017】化合物半導体基板への化合物半導体各層の 成長は全てMOVPE法で行うことが可能である。G a、Inについては有機金属、As、Pについてはアル シン、フォスフィン、または有機V族などが材料として 考えられる。

【0018】図2に本発明の構造を有する半導体レーザ の製作過程を工程順模式断面図にて示す。図2により本 発明の半導体レーザの製作手順について述べる。

【0019】先ず、n型GaAs基板II上にMOVPE 法により、SiドープGaAsバッファ層12を1μm、S i ドープGaInPのn側クラッド層13を2μm、アン ドープのGaInAsPの第1n側ガイド層14を0.2 μ m、アンドープG a A s 第 2 n 側ガイド層15を 0. 1 μm、アンドープGaInAs N活性層16を0. 1μm (Ga組成0.74、N組成0.01、歪1.9%、P L波長1. $3 \mu m$)、アンドープGaAs第2 p 側ガイ ド層17を0. 1μm、アンドープGaInAsP第1p 側ガイド層18を0. 2μm、ZnドープGaInPp側 20 11 n型GaAs基板 クラッド層19を0. 1 μm、SiドープGaAsコンタ クト層20を 1 μ mの厚さにそれぞれを順次積層して連続 的に成長した。

【0020】成長温度は650℃、N材料はジメチルヒ ドラジンである。本発明の第2、第3の実施例を図2~ 図4に示す。次に、コンタクト層20の上にSiO 膜21をマ スクとして上部クラッド層19をメサストライプ構造22に エッチング形成する。

【0021】次に、MOVPE法によりSiドープGa As電流ブロック層23を選択成長し、SiO 膜21のマスク 30 21 SiO 膜 を除去し、ZnドープGaAsコンタクト層24を成長す る。そして、最後に、p側電極25とn側電極26とを形成 し、ストライプに直角に劈開し、pサイドダウンでヒー・ トシンクにボンディングする。

【0022】これにより本発明の半導体レーザ素子10が 出来上がる。

[0023]

【発明の効果】以上説明したように、本発明によれば、 成長層の圧縮歪GalnAsにNを混入させることによ って、GaAs基板上に転位がない状態で発光波長1. 3μmの半導体レーザ素子を作成でき、InP基板上の レーザと比較すると高特性温度を達成している。

【図面の簡単な説明】

【図1】 本発明の原理説明図

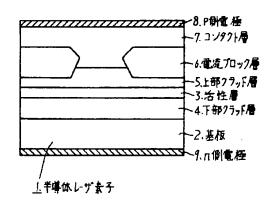
【図2】 本発明の一実施例の工程順模式断面図

【符号の説明】 10

- 1 半導体レーザ素子
- 2 化合物半導体基板
- 3 活性層
- 4 下部クラッド層
- 5 上部クラッド層
- 6 電流ブロック層
- 7 コンタクト層
- 8 p側電極
- 9 n 側電極
- - 12 SiドープGaAsバッファ層
 - 13 SiドープGaInPn側クラッド層
 - 14 GaInAsPの第1n側ガイド層
 - 15 GaAs第2n側ガイド層
 - 16 GaInAs N活性層
 - 17 GaAs第2p側ガイド層
 - 18 GaInAsP第1p側ガイド層
 - 19 ZnドープGaInPp側クラッド層
 - 20 SiドープGaAsコンタクト層
- - 22 メサストライプ構造
 - 23 Siドープ電流ブロック層
 - 24 ZnドープGaAsコンタクト層
 - 25 p 側電極
 - 26 n 側電極

【図1】

本発明の原理説明図



【図2】

本祭明の一実施制の工程順模式断面図

